

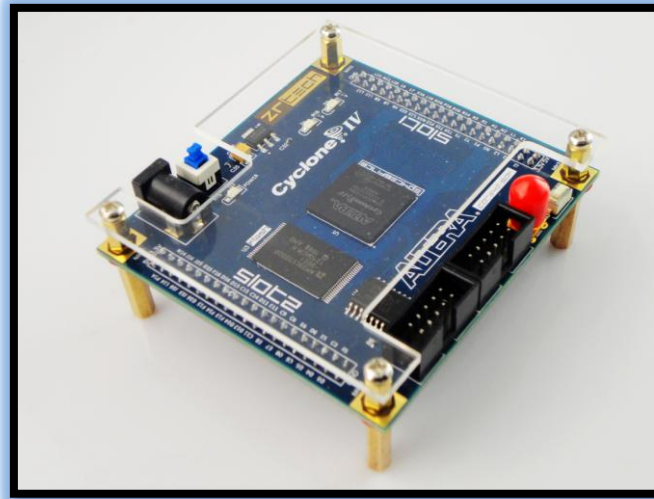
CORE4E-6DF

EDA 开发套件核心板用户指南

核心板- CORE4E-6DF

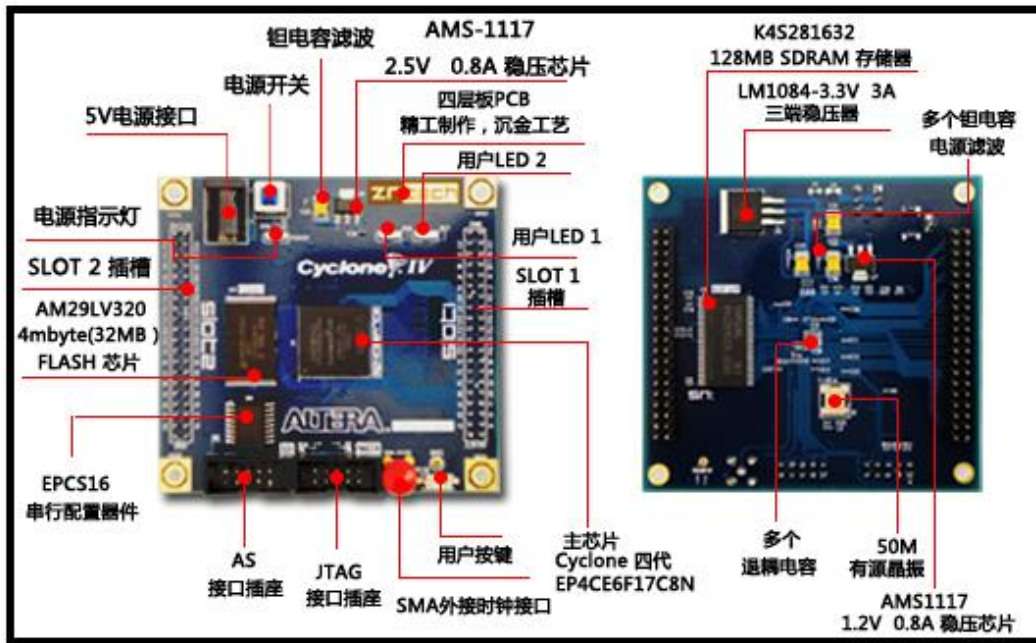
引言

欢迎使用 ZRtech CORE4E-6DF Cyclone IV FPGA EDA 开发套件核心板，该核心板可作为最小系统板，或与 ZRtech 子卡配套使用。



硬件概述

下图是CORE4E-6DF核心板的平面图，它描述了核心板硬件资源的各组件所在的位置。



该核心板由外部提供驱动电源，并提供了3排SLOT插槽用于连接外设板，其主要硬件资源如下：

- FPGA 主芯片采用 Altera 公司高性价比 FPGA：Cyclone IV 系列的 EP4CE6F17C8N。为 265 脚 BGA 封装。核心板为高密度四层板设计。
- 采用并行 FLASH 芯片 AM29LV320B 容量 4M Byte 90ns 读写速度,灵活的页面方式,可以用来存储 FPGA 用户非易失性数据或者 NIOSII 镜像文件;
- 采用 128 Mbit 高速 SDRAM, K4S281632K 大存储容量保证为 NIOSII 提供充足空间。
- 采用大容量配置芯片 EPCS16, 提供足够的逻辑存储烧写空间。
- 系统时钟 50M, 提供一个 SMA 接口的外部时钟端口
- 精心的去耦设计, 采用大量去耦电容。
- 5V 直流电源插座
- 红色电源指示灯
- 电源开关, 自锁按键
- 两个绿色的用户可编程 Led 指示灯
- 用户可编程轻触按键
- 预留外部时钟接口
- 巧妙的核心板与子卡设计方式, 带 3 个外设板插槽, 可以同时插接两块外设板
- 精心设计的保护面板与铜柱支架, 美观大方, 又可以保护开发板 (单独购买本核心板时需另配)

FPGA 器件

- Cyclone IV 系列 EP4CE6F17C8N
- 6,272 LEs
- 276,480 Total RAM bits

- 2 PLLs

FPGA 配置

- JTAG 和 AS 配置模式
- EPCS16 串行配置器件

存储器器件

- 128Mbits SDRAM
- 4Mbyte Flash

时钟

- 板载 50M 有源晶振

电源

- 外部 5V 直流电源输入

接插件硬件分配表

J1	5V 电源输入
AS	AS 下载口
JTAG	JTAG 下载口
SMA_CLKIN	外部时钟输入口
SLOT1	外设板接插排针 1
SLOT2	外设板接插排针 2

可另外选购的配套附件：

- 5V-2A 高品质直流电源



开发例程

ZRtech 针对开发套件核心板CORE4E-6DF开发了相应的学习例程。可从以下路径得到：

“光盘B\核心板CORE4E-6DF\配套例程”

包括以下内容：

--CORE文件夹：

- 实验一 Quartus II使用快速入门
- 实验二 简单组合逻辑电路设计初步
- 实验三 简单时序逻辑电路设计初步

--NIOS_CORE文件夹：

- 实验一、SOPC Builder与NIOS II的基本操作
- 实验二、建立带SDRAM的SOPC系统
- 实验三、将SOPC系统固化到EPCS
- 实验四、将SOPC系统固化到FLASH

具体可参阅“光盘B\核心板CORE4E-6DF\配套文档\例程介绍!!.pdf”

原理图

CORE4E-6DF开发套件子卡原理图可从以下路径得到：

“光盘B\核心板CORE4E-6DF\配套文档\开发板原理图”

管脚分配表

ZRtech CORE4E-6DF开发套件子卡的管脚分配表可从以下路径得到：

“光盘B\核心板CORE4E-6DF\配套文档\开发板管脚分配”

<i>SLOT1</i>	<i>I/O</i>	<i>SLOT2</i>	<i>I/O</i>
1	5V	1	5V
2	3.3V	2	3.3V
3	J1	3	P14
4	J2	4	N14
5	K1	5	L14
6	K2	6	J14
7	L1	7	J16
8	L2	8	J15
9	N2	9	J13
10	N1	10	G15

11	P2	11	G16
12	P1	12	F16
13	R1	13	F15
14	T2	14	D16
15	R3	15	F14
16	T3	16	D15
17	R14	17	F13
18	T14	18	C15
19	R16	19	D14
20	T15	20	C14
21	P16	21	D12
22	P15	22	D11
23	N16	23	C11
24	N15	24	E11
25	L16	25	E8
26	L15	26	C9
27	K16	27	E7
28	K15	28	C8
29	L7	29	D8
30	K6	30	E6
31	L9	31	C6
32	L8	32	D6
33	L10	33	D5
34	K8	34	E5
35	N11	35	D4
36	L11	36	C3
37	L13	37	D3
38	L12	38	F5
39	GND	39	GND
40	GND	40	GND

<i>SDRAM</i>	<i>IO</i>	<i>SDRAM</i>	<i>IO</i>
A0	T5	DQ0	R13
A1	R5	DQ1	T13
A2	T4	DQ2	R12
A3	R4	DQ3	T12
A4	N3	DQ4	R11
A5	P3	DQ5	T11
A6	L3	DQ6	R10
A7	N5	DQ7	T10

A8	M6	DQ8	M9
A9	N6	DQ9	P9
A10	R6	DQ10	N9
A11	P6	DQ11	K11
NC	M7	DQ12	P11
BA0	R7	DQ13	M11
BA1	T6	DQ14	N12
LDQM	R9	DQ15	N13
LDQM	M8	NSCS	T7
SCKE	N8	NSRAS	R8
SCLK	P8	NSCAS	T8
		NWE	T9

<i>FLASH</i>	<i>IO</i>	<i>FLASH</i>	<i>IO</i>
A0	C16	D0	B14
A1	G1	D1	A14
A2	G2	D2	B13
A3	F1	D3	A13
A4	F2	D4	B12
A5	D1	D5	A12
A6	C2	D6	B11
A7	B1	D7	A11
A8	B5	D15/A-1	B10
A9	A6	CE#	B16
A10	B7	OE#	A15
A11	A7	WE#	B4
A12	B8	RESET#	A3
A13	A8		
A14	A9		
A15	B9		
A16	A10		
A17	A2		
A18	B3		
A19	A5		
A20	A4		
晶振	E1	SMA_CLK-IN	M2
轻触开关	J6		

测试核心板

我们在发货前已经将 FPGA 里烧写进了一个简单的测试程序,您可以通过点击核心板上的用户按键,观察是否核心板上的用户 LED 灯会随着按键的按下而点亮。这个简单的测试能够帮助您快速判断开发板的功能是否正常。

接下来,参照“开发例程”开始核心板CORE4E-6DF的学习之旅吧!

技术支持

购买ZRtech产品的用户,可享用我们提供的在线技术支持服务(源码更新、资料下载、解难答疑),同时,您也可以通过我们的互动论坛获得帮助。详见[相关信息]。

原则上我们技术支持的范围只包括:

- 帮助您正确地编译与运行我们提供的源代码;
- 帮助您正确地使用开发套件和解决板卡本身硬件故障;
- 对于本站代理产品,由该产品原生产单位依据其公司相关条款进行技术支持;
- 对于某一个单位购买的板卡,我们原则上只负责对该单位某一个对口技术人员进行相应的技术支持,我们无法对同一单位的不同技术人员做重复的技术支持。

以下情况不在技术支持范围内,仅提供技术研讨:

- 如何理解和修改代码,请参考我们的注释;
- 用户进行二次开发遇到的问题。

保修条款

- 我公司自有产品自购买之日起,如有自身质量问题且正常使用情况下,享有七天内包换,三个月内保修的服务。其中包换产品外观无缺损,划改,拆卸等人为损坏。
- 我公司代理销售的其他公司产品依据原供货公司关于此产品的保修条款的相关说明进行。
- 易损易耗品和CPU等核心元件不在保修范围之内(如液晶屏、下载电缆、FPGA等),保修期外与人为损坏我们不进行保修,但可以收取成本费用进行维修。保修

期内邮费由用户与我司各对半承担，保修期外或人为损坏外的维修邮费由用户承担。

■ 顾客拿到产品，必须仔细阅读并按照用户指南操作，并在7天内将所有功能测试一遍，逾期发现的问题不在包换之列。

由于保修条款造成个别客户理解偏差，特此附加说明。

■ 包换与保修服务都要求CPU核心元件没有损坏，如CPU核心元件损坏则进入返修流程。

■ 请尽量使用与本开发套件配套的配件，如液晶屏、下载线缆、转接线缆等，使用其他配件不能保证正常运行，也可能造成硬件损坏，带来不必要的麻烦。

■ 保修时请务必事先联系本公司客服，回寄时务必将贴有序列号的板卡与购买时的收据附联一并寄出，保修期以本公司销售记录（收据日期）为准。

再次转让

用户再次转让产品（包括收费转让和免费转让）或以其他方式提供本开发系统的全部或部分资料给其它第三方公司或个人，将失去所有的技术支持与保修服务。对于由于转让产品造成的资料丢失，我们不负则提供资料和技术支持，也请用户自己注意备份好光盘资料。

相关信息

关于其他的相关信息，请访问以下网站

■ 其他能够购买到的开发套件，子卡或下载线缆：

<http://zrtech.taobao.com>

■ 心得交流与问题互助：

<http://www.zr-tech.com/bbs>